

SISTEME DINAMICE NEURALE
(Circuit WTA cu MOS funcționând sub-prag)
- Abstract -

Lucrarea dezvoltă o teorie riguroasă a modelării unui circuit analogic de tip Winner-Take-All (WTA) realizat cu tranzistoare MOS funcționând în regim sub-prag. A fost studiată varianta inițială a circuitului, introdusă de J. Lazzaro. Circuitul lucrează în "modul curent" și este destinat căutării maximului în liste de date (curenți). Aceste liste au N elemente distincte și sunt separate între ele cu o distanță minimă caracteristică listei. Deasemenea amplitudinea lor trebuie să se încadreze într-un interval comun. Pentru tranzistoare a fost folosit modelul de semnal mare în regim sub-prag. Acest regim este caracterizat de un consum redus de putere și este descris de funcții exponențiale. S-au obținut apoi ecuațiile regimului dinamic, variabilele de stare fiind cele N tensiuni de ieșire și tensiunea de control. Toate tranzistoarele trebuie să rămână în regiunea sub-prag în timpul regimului tranzitoriu de selecție, adică domeniul sub-prag trebuie să fie invariant. Pentru aceasta au fost deduse restricții asupra curenților de intrare și de control. Citirea rezultatelor se face cu ajutorul pragurilor de tensiune care separă rangul câștigător. Pragurile superior și inferior au putut fi calculate exact ca răspunsuri la liste speciale de intrare. Aceasta a fost una din realizările majore ale tezei. Lucrarea dă condiții asupra intervalului de admisie, separării minime a listelor, curentului de control și asupra parametrilor MOS care asigură simultan comportarea sub-prag și poziția corectă a pragurilor. A rezultat o procedură de proiectare care asigură atât invarianța domeniului sub-prag, cât și funcția WTA. Rezultatele sunt verificate numeric, împreună cu calculul rezoluției drept criteriu de performanță. Metodele de studiu folosite în această lucrare se pot extinde la clase mai largi de circuite MOS în regim sub-prag.

NEURAL DYNAMIC SYSTEMS
(WTA Circuit with subthreshold MOS)
- Abstract -

A rigorous approach of an analog Winner-Take-All (WTA) circuit with MOS transistors operating in subthreshold regime is developed. The first version of the circuit was introduced by J. Lazzaro and this was considered in the thesis. The circuit is in "current mode" and signals the rank of the largest element of each data list (currents). These lists consist of N distinct elements which are separated by a minimum value. Their amplitude must also have a maximum admissible value. The subthreshold large signal model for the MOS transistor was used. Subthreshold is a low-power, exponential regime. The dynamic equations of the circuit were inferred. The state variables are the N output voltages and the control voltage. During the transient evolution all MOS devices must stay in the subthreshold region, that is, the subthreshold domain must be invariant. To achieve this, restrictions on the input and control currents were derived. The upper and lower thresholds were introduced to distinguish the winner. They are numerically computable output responses to special input lists, one of this thesis major achievements. Restrictions on admission interval, minimum separation of lists, control current and MOS parameters to secure simultaneously the subthreshold behaviour and the output thresholds computability were inferred. The results were numerically checked together with the resolution estimate. Wider classes of MOS circuits in subthreshold region can be approached by the methods of this dissertation.