

Abstract Teză de Doctorat – Anghel Cristian

Sistemele de comunicații mobile moderne trebuie să asigure satisfacerea unor cerințe tot mai exigente provenite din partea utilizatorilor. Sunt vizate o acoperire teritorială sporită, un grad de mobilitate ridicat și o rată a transferului din ce în ce mai mare. Sistemele WiMAX dezvoltate pe baza standardului IEEE 802.16e oferă soluții acestor probleme. Unele dintre aceste soluții sunt direct legate de utilizarea tehnicilor MIMO (Multiple Input Multiple Output). Prețul care trebuie plătit însă de către dezvoltatorii unor astfel de echipamente este creșterea gradului de complexitate a implementării. În aceste condiții devine obligatorie eficientizarea acestei implementări.

Prelucrarea numerică a semnalului într-un echipament dintr-un astfel de sistem se poate realiza în procesoare de semnal numeric (DSP) sau în arii de logică programabilă (FPGA). Alegerea unei variante depinde de tipul prelucrării.

Lucrarea de față prezintă implementarea eficientă pe FPGA a trei module ale unei stații de bază WiMAX cu capabilități MIMO. Primul modul este un bloc de procesare numerică propriu-zisă și anume un decodor corespunzător codului turbo convoluțional indicat de standardul 802.16e. În plus, decodorul asigură funcția H-ARQ (repetare automată hibridă la cerere). Cel de-al doilea este o interfața serială rapidă care leagă modulele din banda de bază ale stației de bază cu unitățile radio externe. Caracteristicile acestei interfețe sunt precizate de standardul OBSAI RP3-01. Soluția propusă asigură suportul pentru redundanță și pentru tehnicile MIMO. Al treilea modul asigură funcțiile necesare de management la nivel de sistem atunci când modelul hardware folosit pentru stația de bază este cel indicat de standardul MicroTCA. De asemenea la nivelul acestui bloc se realizează și funcția de sincronizare a sistemului, folosindu-se ca referință un semnal provenit de la un echipament GPS (Global Positioning System).

Pentru fiecare dintre aceste module sunt propuse metode eficiente de implementare, vizându-se atât reducerea latenței de procesare, cât și un grad cât mai redus de utilizare a resurselor cipurilor vizate.

The modern mobile communication systems must fulfill the most demanding requirements made by the customers. There are made requests targeting a larger coverage, a higher mobility and a bigger transfer rate. The WiMAX systems based on the IEEE 802.16e standard respond to these problems. Some of the proposed solutions are related to the MIMO (Multiple Input Multiple Output) techniques. But the price the telecommunication companies have to pay is the increase of implementation complexity. In such circumstances an efficient method of implementation is needed.

The digital signal processing for this kind of communication system can be supported by a digital signal processor DSP or by a field programmable gate array FPGA. Choosing between the two options is conditioned by the type of the signal processing.

This thesis presents an efficient FPGA implementation of three modules from a WiMAX base station with MIMO capabilities. The first one is a digital signal processing block. It represents a convolutional turbo code (CTC) decoder having the specifications included in 802.16e standard. Also the decoder offers support for the H-ARQ (hybrid automatic repeat request) technique. The second one is a fast serial interface between the base band module (BBM) and the remote radio unit (RRU) for a base station. The interface is specified by the OBSAI RP3-01 standard. The proposed solution provides support for redundancy and for MIMO techniques. The third module provides the management on the system level for a MicroTCA compliant base station. Also this module has to generate and distribute the synchronization signals used by the elements of the system. The reference for the synchronization procedure is a signal came from a GPS (Global Positioning System) device.

There are proposed efficient implementation methods for each module. As optimization criteria there are used the decrease of the processing delay and the diminution of the used resources.