

Universitatea "Politehnica" din Bucuresti
Facultatea de Electronică, Telecomunicații și Tehnologia Informației
Catedra de Dispozitive, Circuite și Aparate Electronice

Sisteme on-a-chip programabile pentru aplicatii in comunicatii
Programmable Systems on-a-Chip (SOCs) for Networking Applications

Autor: Ing. Cristian Florin F. Dumitrescu
Conducător de doctorat: Prof. dr. ing. Gheorghe Ștefan

Procesorul de pachete (PPU) este un dispozitiv programabil pentru prelucrarea traficului de pachete de date din cadrul unei rețele de comunicații. Această teză introduce un set de principii de proiectare a unui PPU, principii ce sunt apoi aplicate în mod consistent pentru a construi o nouă arhitectură de procesor de pachete care să îndeplinească cerințele de foarte bună programabilitate și de scalabilitate funcțională și de performanță.

Presiunea exercitată asupra rețelelor de comunicații de a îmbunătăți calitatea serviciilor în același timp cu creșterea masivă a numărului de utilizatori se traduce în practică în noi cerințe de proiectare pentru PPU-uri, care trebuie acum să ofere o mai bună flexibilitate funcțională și o creștere a performanței. Prin urmare, scalabilitatea funcțională și de performanță este vitală pentru supraviețuirea pe termen lung a oricărei arhitecturi PPU. Totodată, arhitectura PPU trebuie să fie specializată pentru prelucrarea traficului de pachete, dar în același timp trebuie să ofere același grad de programabilitate ca și arhitecturile de uz general.

Această teză identifică problemele cheie care trebuie rezolvate în decursul procesului de proiectare a unei arhitecturi PPU și explorează spațiul de soluții aflat la dispoziție pentru fiecare dintre aceste probleme. Ca urmare a acestei analize, este elaborat un set de principii de proiectare care, aplicat în mod consistent, are rolul de a conduce la obținerea unei arhitecturi PPU cu grad ridicat de programabilitate, a carei funcționalitate și nivel de performanță sunt scalabile în raport cu resursele hardware existente.

Aceste principii sunt apoi aplicate pentru a construi arhitectura PPU prezentată în cadrul acestei teze. Pentru a dovedi că arhitectura este programabilă și scalabilă cu funcționalitatea și performanța, sunt prezentate două aplicații de referință pentru măsurarea performanței PPU, a căror implementare și performanță sunt descrise în detaliu.

The packet processor (PPU) is a programmable device designed to handle packet processing workloads within a communication network. This thesis introduces a set of design principles to address the PPU design challenges and applies them consistently to build a PPU architecture that is highly programmable and functionally and performance wise scalable.

As the communication networks are under pressure to deliver better quality services to more and more users, the PPUs are required to provide better functional flexibility and increased performance. Therefore, it is vital for the long term survival of any PPU architecture to be scalable in terms of functionality and performance. The PPU should be specialized for packet processing, but in the same time it needs to offer the same degree of programmability as the general purpose architectures.

This thesis identifies the key issues that have to be solved as part of the PPU architecture design process and explores the solution space for each. As result of this analysis, a set of design principles is evolved that should be consistently followed to produce a highly programmable PPU architecture that is scalable with functionality and performance.

These principles are then applied to build a PPU architecture which is described in the thesis. To prove that the architecture highly programmable and scalable with functionality and performance, two significant benchmarking applications are selected and their implementation and performance results described in detail.